

© EPODOC / EPO

PN - DE10215083 C 20031204
 TI - Semiconductor chip separation and handling method uses push rod for transfer of separated semiconductor chip from saw frame to transport band
 AB - The method has a semiconductor wafer sawed along defined lines via a saw foil (8), for separation into individual semiconductor chips (5), released via a transport rod (11) pushed through the saw foil into contact with the semiconductor chip, which is transferred to a transport band (13,14) on the opposite side.
 EC - H01L21/78 ; H01L21/68T
 PA - INFINEON TECHNOLOGIES AG (DE)
 IN - WINTER SYLVIA (DE)
 CT - DE4338071 C2 []; US6204092 B1 []; WO0025349 A1 []; JP1050735 A []
 AP - DE20021015083 20020405
 PR - DE20021015083 20020405
 DT - *

© WPI / DERWENT

AN - 2004-036288 [04]
 TI - Semiconductor chip separation and handling method uses push rod for transfer of separated semiconductor chip from saw frame to transport band
 AB - DE10215083 NOVELTY - The method has a semiconductor wafer sawed along defined lines via a saw foil (8), for separation into individual semiconductor chips (5), released via a transport rod (11) pushed through the saw foil into contact with the semiconductor chip, which is transferred to a transport band (13,14) on the opposite side.
 - USE - The method is used for separation of semiconductor chips from a semiconductor wafer and handling of the separated semiconductor chips.
 - ADVANTAGE - Prevents damage to separated semiconductor chips during transfer from saw frame to transport band.
 - DESCRIPTION OF DRAWING(S) - The figure shows a cross-sectional view of the transfer of a semiconductor chip from a saw frame to a transport band.
 - Bath 1
 - Bidet device 2
 - Holder 3
 - Water distributor 4
 - Auxiliary water spray 5
 - Water hose 10
 - Hand shower 14
 - Valve device 15
 - (Dwg.3/8)
 IW - SEMICONDUCTOR CHIP SEPARATE HANDLE METHOD PUSH ROD TRANSFER SEPARATE SEMICONDUCTOR CHIP SAW FRAME TRANSPORT BAND
 PN - DE10215083 C1 20031204 DW200404 H01L21/50 008pp
 IC - H01L21/301 ; H01L21/50
 MC - U11-C06A2 U11-F02A3
 DC - U11
 PA - (INFN) INFINEON TECHNOLOGIES AG
 IN - WINTER S
 AP - DE20021015083 20020405
 PR - DE20021015083 20020405



19 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

12 Patentschrift
10 DE 102 15 083 C 1

51 Int. Cl.⁷:
H 01 L 21/50
H 01 L 21/301

21 Aktenzeichen: 102 15 083.4-33
22 Anmeldetag: 5. 4. 2002
43 Offenlegungstag: -
45 Veröffentlichungstag
der Patenterteilung: 4. 12. 2003

DE 102 15 083 C 1

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

73 Patentinhaber:
Infineon Technologies AG, 81669 München, DE
74 Vertreter:
Epping Hermann Fischer,
Patentanwalts-gesellschaft mbH, 80339 München

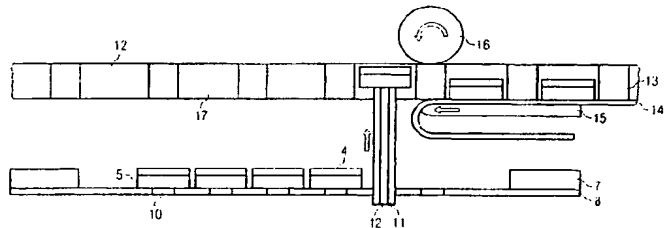
72 Erfinder:
Winter, Sylvia, Dr., 01936 Laußnitz, DE

56 Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:

DE 43 38 071 C2
US 62 04 092 B1
WO 00 25 349 A1
JP 10-50 735 A

54 Verfahren zum Vereinzeln von Halbleiterchips von einem Wafer und zum Handhaben vereinzelter Halbleiterchips

57 Es wird ein Verfahren zum Vereinzeln von Halbleiterchips von einem Wafer vorgesehen, bei dem ein Wafer auf einer Sägefolie aufgebracht wird und nach dem Vereinzeln mittels eines Transportstößels, der durch die Sägefolie gegen den Halbleiterchip geführt wird, herausgelöst wird und anschließend mit der gleichen Seite, mit der der Transportstößel den Halbleiterchip herauslöst, in einem Transportband abgesetzt wird.



DE 102 15 083 C 1

[0001] Die Erfindung betrifft ein Verfahren zum Vereinzelnd von Halbleiterchips von einem Wafer und zum Handhaben einzelner Halbleiterchips gemäß Patentanspruch 1. Integrierte Schaltkreise in Form von sogenannten Halbleiter-Chips werden in großer Stückzahl auf einem Halbleiterwafer hergestellt. Dabei ist die Anzahl der Chips pro Wafer in Abhängigkeit von der Chipgröße zwischen einigen hundert und einigen tausend bis zu über zehntausend Halbleiter-Chips pro Wafer. Diese sind matrixartig auf dem Wafer angeordnet, und werden nach der Herstellung beispielsweise zersägt. Dabei ist ein übliches, seit langem bekanntes Verfahren, dass der Wafer vor dem Sägen auf einer Sägefolie haftend aufgebracht wird, die in einem Sägerahmen eingespannt ist. Entsprechend der Sägelinien, die benachbarte integrierte Schaltungen von einander trennen, wird der Wafer gesägt. Es liegen dann die einzelnen Halbleiter-Chips auf der Sägefolie vor. Für die weitere Verarbeitung drückt beispielsweise eine Nadel von der Sägefolienseite her gegen einen der Halbleiterchips, so daß sich die Folie weitgehend vom Chip trennt. Sodann wird der Chip von der anderen Seite der Sägefolie mittels Unterdruck von der Sägefolie abgenommen und zur Weiterverarbeitung abgesetzt. Dieses übliche Verfahren ist in der WO 00/25349 A1 und in der DE 43 38 071 C2 beschrieben.

[0002] Dieses bekannte und weitgehend übliche Verfahren ist dann ungeeignet, wenn die von der Sägefolie abgewandte Seite des Halbleiter-Chips berührungsempfindlich ist. Dies ist beispielsweise dann der Fall, wenn z. B. mikro-mechanische Elemente oder auch Sensoren an der Oberfläche ausgebildet sind. Für den Umgang mit Halbleiterchips, die eine empfindliche Oberfläche aufweisen, sind nachfolgende Handhabungsverfahren bekannt. Zum Abnehmen von der Sägefolie ist beispielsweise bekannt, mittels mehrerer Ausstoßnadeln, die durch die Sägefolie durchgedrückt werden, den Halbleiterchip von der Sägefolie abzuheben. Danach, d. h. wenn ein ausreichender Abstand von der Sägefolie bzw. dem benachbarten Chips erreicht ist, wird dieser mittels einer entsprechenden Vorrichtung seitlich gegriffen und weiterverarbeitet.

[0003] Weiterhin ist in der endverarbeitenden Fertigung von Halbleiterchips die Verwendung von Transportbändern, sogenannten "Surftabs" bekannt. Es handelt sich hierbei um ein Band, bei dem zumindest in einer Reihe hintereinander folgend Öffnungen vorgesehen sind, die deutlich größer als der Halbleiterchip sind, wobei die Öffnungen einseitig mit einem Klebeband bzw. Klebefolie abgedeckt ist. Der Chip wird sodann in diese Öffnung reingesetzt und durch die klebende Oberfläche bleibt er haftend in der Öffnung und wird der weiteren Verarbeitung zugeführt, wie aus der DE 43 38 071 C2 bekannt. Dabei ist weiterhin bekannt, daß diese Klebefolie zweigeteilt ist, so daß pro Öffnung in der Mitte in Längsrichtung der hintereinander liegenden Öffnungen die Klebefolie sozusagen einen Schlitz aufweist. Eine Möglichkeit den Chip aus dem Surftape zu entnehmen ergibt sich nunmehr gemäß dem Stand der Technik dadurch, daß von unten ein Saugrüssel an den Chip herangefahren wird, und der Chip durch die Klebefolie hindurchgezogen wird, die sich entlang des Schlitzes dabei auseinanderzieht. Nachteilig bei diesem Verfahren ist es, eine empfindliche Oberfläche zumindest an den Kanten dabei von der Klebefolie beschädigt werden kann.

[0004] Der Erfindung liegt somit die Aufgabe zu Grunde ein Verfahren zum Vereinzelnd von Halbleiterchips vorzusehen, das mit einfachen Mitteln die Handhabung von Halbleiterchips mit einer empfindlichen Oberfläche zuverlässig gewährleistet, ohne die Oberfläche einer Beschädigung auszu-

setzen.

[0005] Diese Aufgabe wird erfindungsgemäß durch die in Patentanspruch 1 angegebenen Maßnahmen gelöst.

[0006] Durch das erfindungsgemäße Verfahren ist gewährleistet, daß eine Handhabung mit einfachen Mitteln gewährleistet ist. Weitere vorteilhafte Ausgestaltungen der Erfindung sind in den untergeordneten Ansprüchen angegeben.

[0007] Es zeigen:

[0008] Fig. 1 eine Prinzipdarstellung eines Halbleiterwafers in der Draufsicht,

[0009] Fig. 2 eine Querschnittsansicht eines Halbleiterwafers in einem Sägerahmen,

[0010] Fig. 3 in Querschnittsansicht die Übertragung eines Halbleiterchips vom Sägerahmen zum Transportband,

[0011] Fig. 4 in einer Draufsicht des Transportband mit Halbleiterchips,

[0012] Fig. 5 das in Fig. 4 dargestellte Transportband im Querschnitt,

[0013] Fig. 6a das Aufsetzen eines zweiten Transportstößels auf dem Halbleiterchip im Transportband im Längsschnitt,

[0014] Fig. 6b den in Fig. 6a dargestellten Zustand im Querschnitt,

[0015] Fig. 7a das Abziehen der Transportbandhaltefolie im Längsschnitt,

[0016] Fig. 7b den in Fig. 7a dargestellten Zustand im Querschnitt,

[0017] Fig. 8a das Entfernen des Halbleiterchips aus dem Transportband im Längsschnitt,

[0018] Fig. 8b den in Fig. 8a dargestellten Zustand im Querschnitt.

[0019] Nachfolgend wird die Erfindung an Hand eines Ausführungsbeispiels unter Bezugnahme auf die Zeichnungen erläutert.

[0020] In Fig. 1 ist schematisch in einer Draufsicht ein Wafer 1 dargestellt. Dieser wird entlang von Sägelinien 2 in vertikaler Richtung und Sägelinien 3 in horizontaler Richtung in einzelne Chips 6 aufgeteilt, deren Oberfläche 4 in Fig. 1 dargestellt ist. Um das Zerlegen mittels Sägetechnik vorzunehmen, wird der Wafer 1 in einen Sägerahmen 7 angeordnet, der in Fig. 2 schematisch dargestellt ist. Zwischen der Außenumrandung des Sägerahmens 7 ist eine Folie 8 vorgesehen, die in den Sägerahmen 7 eingespannt ist. In dem jetzt dargestellten Beispiel weist die Folie 8 Öffnungen auf, die so angeordnet sind, daß nach dem Sägen unter jedem Chip 6 sich eine Öffnung 10 befindet. Die Oberfläche der Folie 8 ist haftend ausgebildet. Nunmehr wird der Wafer 1 in dem Sägerahmen 7 auf der Folie 8 haftend aufgebracht, wobei eine Folie 9 auf der dem Wafer abgewandten Seite der Folie 8 aufgebracht ist, um wirkungsvoll einen Unterdruck erzeugen zu können.

[0021] Sobald der Wafer 1 haftend auf der Folie 8 aufliegt wird die Abdichtfolie 9 wieder entfernt.

[0022] Der Wafer liegt nunmehr so auf der Folie 8 auf, daß die empfindliche Oberfläche 4 von der Sägefolie 8 abgewandt ist. Es wird nunmehr der Wafer entlang der Sägelinien 2 und 3 gesägt und somit in einzelne Chips 6 zerteilt.

[0023] Nunmehr wird der Sägerahmen 7 zusammen mit der Sägefolie 8 und dem drauf befindlich Chip 5 so eingeordnet, daß oberhalb des Sägerahmens 7 auf der Seite, auf der die vereinzelt Chips 5 auf der Sägefolie 8 aufliegen ein Transportband 12 angeordnet ist. Dieses Transportband 12 besteht aus einem Material 13, das hintereinander liegend durch Öffnungen 17 durchbrochen ist. Nunmehr wird eine Öffnung 17 über einem Chip 5 auf dem Sägerahmen 7 positioniert. Ein Stößel 11, der eine Vakuumborung 12 aufweist, wird von der den Chips 5 abgewandten Seite der Sä-

gefolie 8 durch die Öffnung 10 durchgeführt, drückt den Chip 5 nach oben, bis dieser in der darüberliegenden Öffnung 17 sich befindet. In diesem Zustand wird eine zweiteilige Haltefolie 14 von einem Rakel 15 in der Ansicht gemäß Fig. 3 vor und hinter dem Vakuumstößel 11 vorbeigeschoben und mittels einer Andruckrolle 16 gegen das Material 13 des Transportbandes 12 gedrückt. Dabei bleibt der Chip 5 unberührt, da die Rolle 16 nur auf dem Material 13 aufdrückt, das die Öffnung 17 umgibt. Ist die Transportfolie 14 des Transportrahmens 13 soweit, daß die Öffnung 17 abgedeckt ist, wird der Stößel 11 entgegen der dargestellten Pfeilrichtung wieder abgesenkt, so daß der Chip 5 auf der Folie 14 des Transportbandes 13 zum aufliegen kommt. Um ein festes Aufliegen zu gewährleisten wird über die Vakuumöffnung 12 der Chip 5 angesaugt und kann somit beim Anziehen des Stößels 11 fest auf der Folie 14 aufgedrückt werden. Liegt der Chip 5 ausreichend fest auf der Folie 14 auf, wird der Unterdruck der Vakuumöffnung 12 im Stößel 11 ausgeglichen und der Stößel 11 kann leicht von dem Chip 5 abgenommen werden. Nachfolgend wird die nächste Öffnung 17 über den nächsten Chip 5 ausgerechnet und der zuvor beschriebene Vorgang wird wiederholt. Dies wird Reihe für Reihe vorgenommen, bis alle Chips 5 des Wafers 1 im Transportband 13 aufgenommen sind.

[0024] In Fig. 4 ist das Transportband 13 schematisch in der Draufsicht dargestellt. Das Material 13 umgibt Öffnungen, die von der Unterseite gemäß der Darstellung teilweise von den zweiteiligen Transportfolie 14 abgedeckt sind. In einem Zentralbereich ist der Chip 5, der hier mit seiner Oberfläche 4 zu sehen ist, angeordnet. Um das Transportband 13 ebenfalls ausreichend genau über einem Chip 5 im Sägerahmen zu positionieren, weist das Transportband Positionier- bzw. Transportöffnungen 18 auf. Mit diesen kann das Transportband 13 ausreichend genau positioniert werden. In Fig. 4 ist das Transportband natürlich nur in einem Ausschnitt dargestellt, während es im Normalfall aus einem sehr langen Band besteht, das beispielsweise aufgerollt werden kann. Fig. 5 zeigt das Transportband 13 nochmals im Querschnitt, so daß zu sehen ist, wie der Chip auf der zweiteiligen Transportfolie 14 in der Öffnung 17 angeordnet ist, wobei die empfindliche Oberfläche 4 des Chips 5 nicht auf der Transportfolie 14 aufliegt.

[0025] Für die weitere Verarbeitung kann nunmehr das Transportband 13 gedreht werden, so daß die Chips 5 mit ihrer empfindlichen Oberfläche 4 nach unten ausgerichtet sind, so daß der Chip 5 an der Transportfolie 14 hängt. Dies ist in Fig. 6 im Längsschnitt durch das Transportband 13 und in Fig. 6b im Querschnitt dargestellt. Ein Stößel 18 wird nun mehr von oben auf den Chip aufgesetzt. Dies kann deshalb erfolgen, weil die Transportfolie 14, wie insbesondere aus Fig. 6b zusehen ist, zweiteilig ausgeführt ist und einen Spalt im zentralen Bereich des Chips 5 frei läßt. Dieser Stößel 18 ist vorzugsweise ebenfalls mit einer Vakuumbohrung versehen, so daß der Chip durch den Stößel 18 hindurch ansaugbar ist. Hat der Stößel 18 den Chip 5 ausreichend fest angesaugt, kann die Transportfolie 14 beidseits des Stößels abgezogen werden, so daß die Öffnung 17 so frei ist, daß mittels des Stößels 18 der Chip 5 aus der Öffnung 17 des Transportbandes 13 herausnehmbar ist. Dies ist hintereinanderfolgend in den Fig. 7a, 7b, 8a und 8b jeweils in Längsschnitt bzw. Querschnitt durch das Transportband 13 dargestellt. Auf diese Art und Weise ist der Chip 5 mit seiner empfindlichen Oberfläche 4 abnehmbar und gut handelbar, ohne dabei die empfindliche Oberfläche 4 berühren zu können.

Bezugszeichenliste

- 2 Sägelinie (vertikal)
- 3 Sägelinie (horizontal)
- 4 empfindliche Oberfläche
- 5 Chip
- 6 Substrat
- 7 Sägerahmen
- 8 Sägefolie
- 9 Abdeckfolie
- 10 Sägefolienöffnung
- 11 erster Transportstößel
- 12 Ansaugöffnung
- 13 Transportband-Grundkörper
- 14 Transportband-Haltefolie
- 15 Haltefolienschlitten
- 16 Andruckrolle
- 17 Transportöffnung
- 18 zweiter Transportstößel

Patentansprüche

1. Verfahren zum Vereinzeln von Halbleiterchips von einem Wafer und zum Handhaben der vereinzelt Halbleiterchips mit den Schritten:

- Aufbringen des Wafers (6) auf einer Sägefolie (8)
- Sägen des Wafers (6) entlang von Sägelinien (2, 3),
- Herauslösen des Halbleiter-Chips mit einem ersten Transportstößel (11), der durch die Sägefolie (8) gegen den Halbleiterchip (5) geführt wird und der den Halbleiterchip (5) hält,
- Absetzen des Halbleiterchips (5) auf dessen Seite, an der ihn der Transportstößel (11) hält, in ein Transportband (13, 14).

2. Verfahren nach Anspruch 1, bei dem der Halbleiter-Chip (5) im Transportband (13, 14) auf einer Haltefolie (14) abgesetzt wird.

3. Verfahren nach Anspruch 2, bei dem das Absetzen auf der Haltefolie (14) derart erfolgt, daß der Halbleiterchip (5) vom ersten Transportstößel (11) in einer Öffnung (17) des Transportbandes (13, 14) eingeführt wird, danach eine zweiteilige Haltefolie (14) im Bereich der Öffnung (17) haltend gegen die Unterseite des Transportbandes gedrückt wird, von der der Halbleiterchip (5) in die Öffnung (17) gedrückt wurde und danach der Halbleiterchip (5) haltend auf der Haltefolie (14) in der Öffnung (17) aufgesetzt wird.

4. Verfahren nach Anspruch 2, bei dem ein zweiter Transportstößel (18) an den im Transportband (13, 14) gehaltenen Halbleiterchip (5) geführt wird, die Haltekraft vom Transportband auf den zweiten Stößel übergeht, wobei der Halbleiterchip (5) an der selben Seite gehalten wird wie vom Transportband und der Halbleiterchip (5) mit dem zweiten Transportstößel (18) dem Transportband (13, 14) entnommen wird.

5. Verfahren nach Anspruch 4, bei dem der Halbleiterchip nach dem Entnehmen aus dem Transportband (13, 14) auf der Seite abgelegt wird, die der Seite gegenüberliegt, mit der der Halbleiterchip (5) vom zweiten Transportstößel (18) gehalten wird.

6. Verfahren nach Anspruch 5, bei dem der Übergang der Haltekraft derart erfolgt, daß der zweite Transportstößel (18) den Halbleiterchip ansaugt und die Haltefolie (14) im Bereich des Halbleiterchips (5) von dem Transportband entfernt wird.

7. Verfahren nach einem der Ansprüche 4 bis 6, bei dem der zweite Transportstößel (18) mit dem ersten

Transportstößel (11) übereinstimmt.

Hierzu 4 Seite(n) Zeichnungen

5

10

15

20

25

30

35

40

45

50

55

60

65

FIG 1

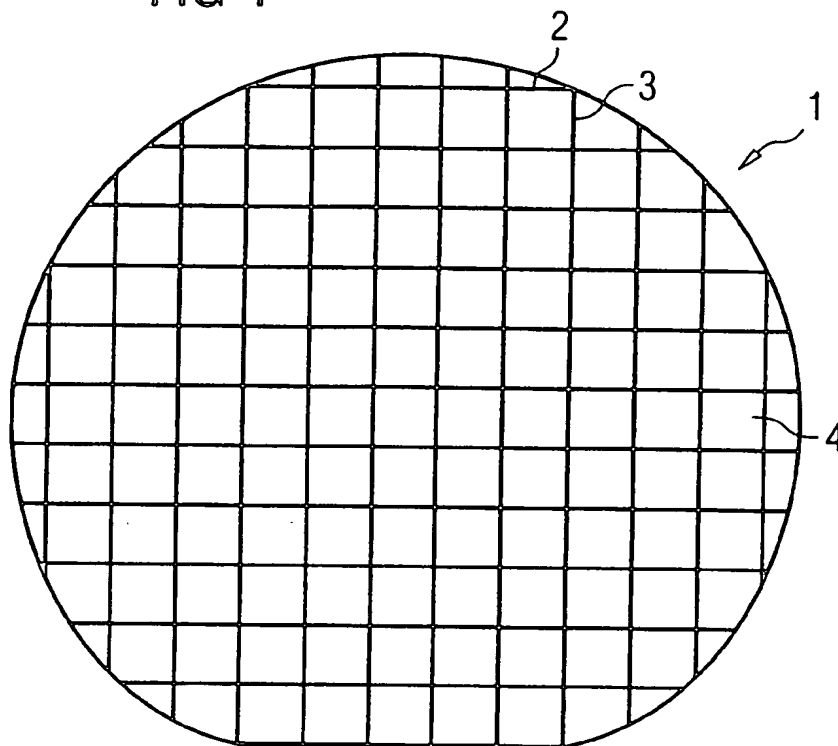


FIG 2

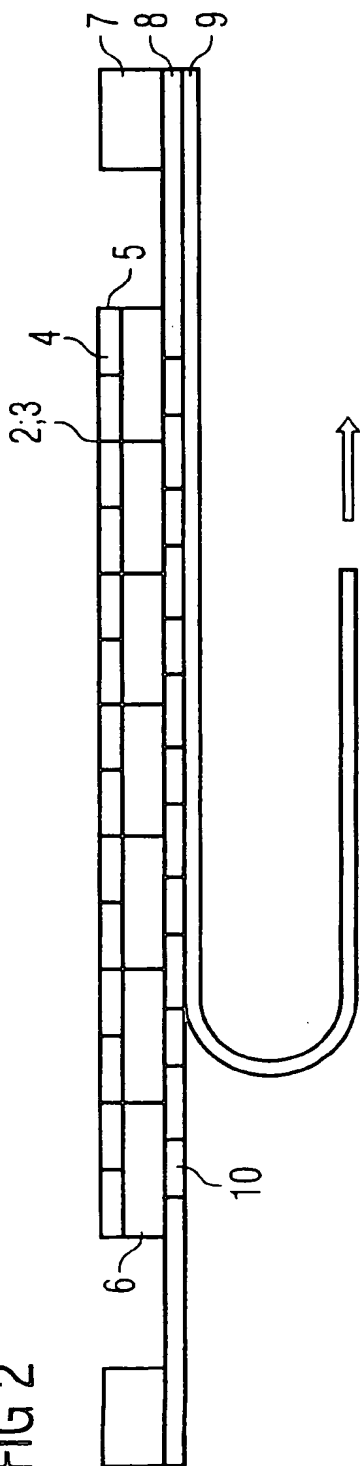


FIG 3

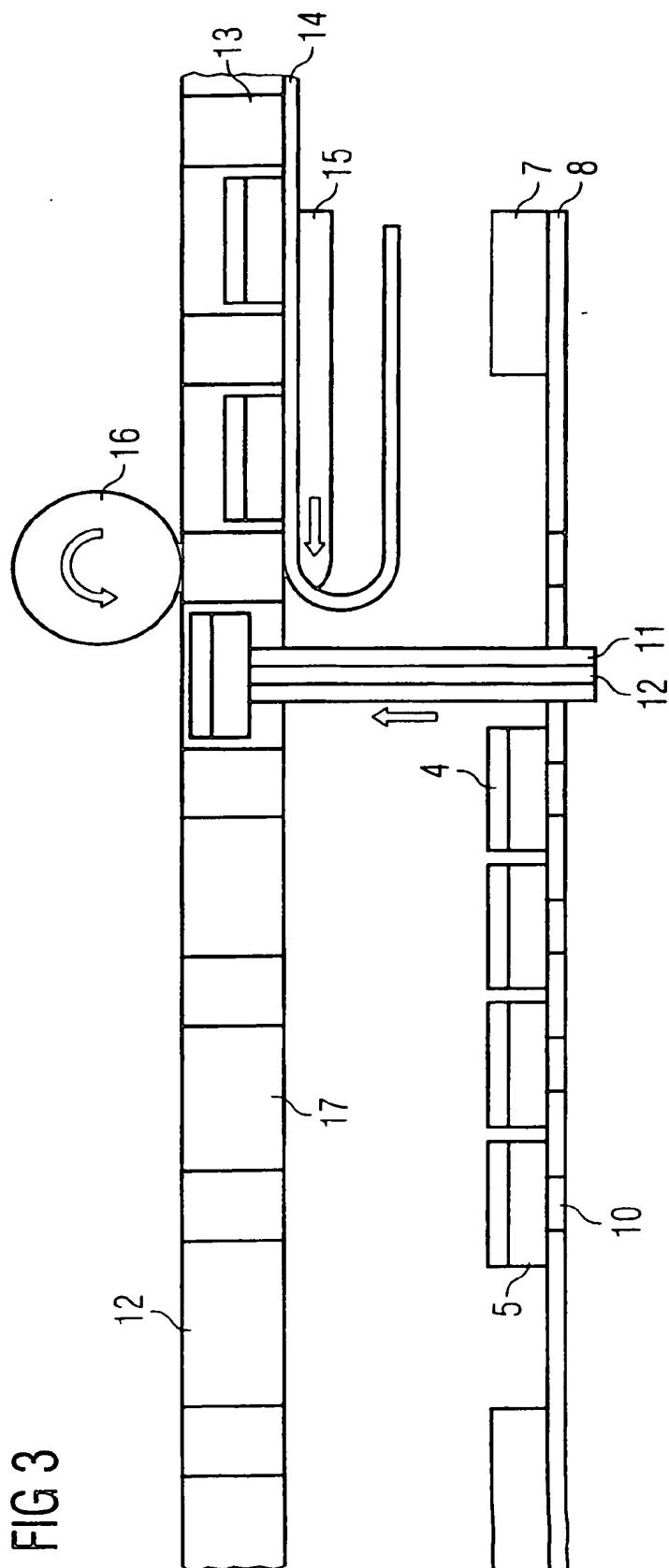


FIG 4

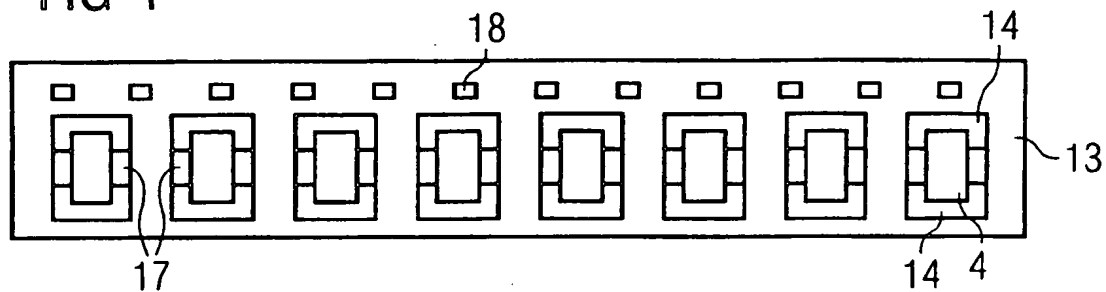


FIG 5

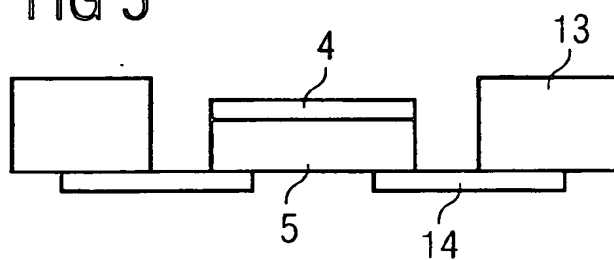


FIG 6A

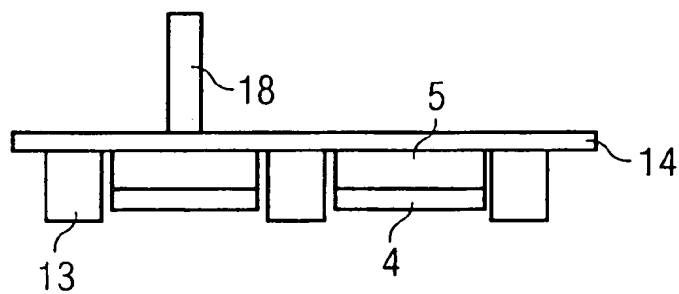


FIG 6B

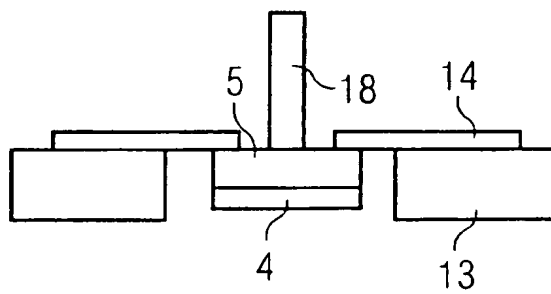


FIG 7A

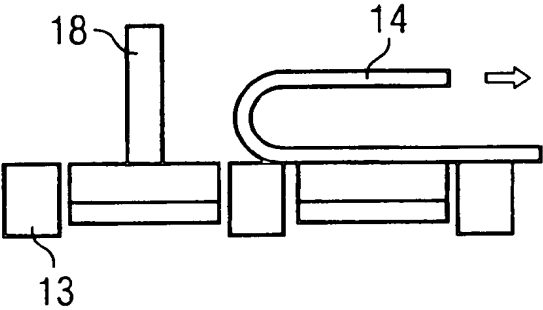


FIG 7B

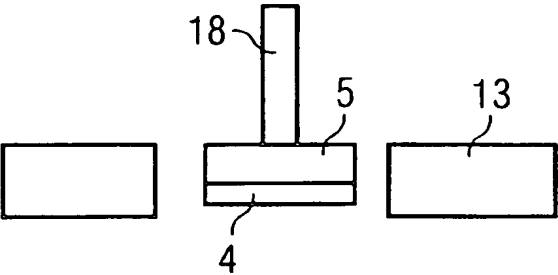


FIG 8A

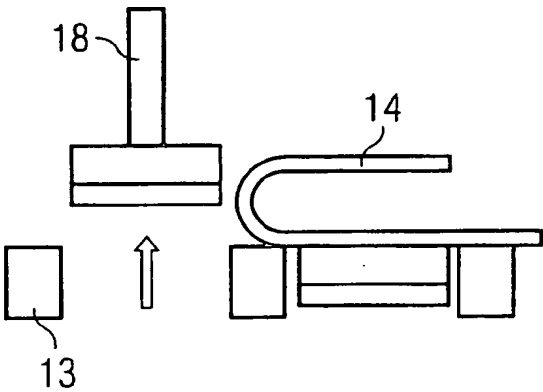
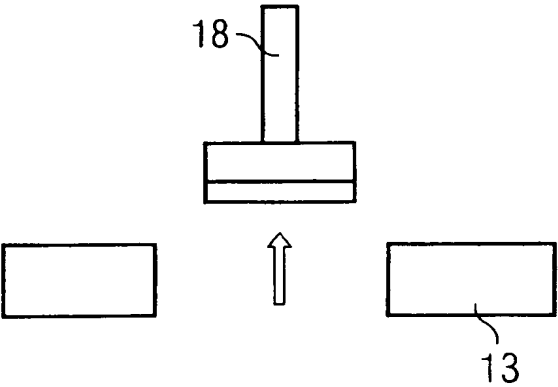


FIG 8B



© EPODOC / EPO

- PN - DE19921230 A 20001109
- AB - The invention relates to a method for handling thinned chips for introducing them into chip cards. According to the inventive method, first a wafer is bonded with its front face onto a carrier substrate by means of an adhesive layer. Then the wafer is thinned from its back and is subdivided into single chips by sawing into the wafer from the back up to the adhesive layer. The adhesive layer is dissolved and the individual chips are removed from the carrier substrate by means of a suction head and are deposited in a special storage container until further treatment. Alternatively, the chips sawed out from the wafer are provided on their backs with a continuous support film by means of a second adhesive layer and the first adhesive layer is dissolved by means of a method that does not attack the second adhesive layer. The chips that are linked via the support film can be jointly removed from the carrier substrate and can be removed from the support film one by one once the second adhesive layer is removed. The wafer can alternatively be provided with a continuous support film by means of a second adhesive layer before it is sawed from the back. In this case, too, the first adhesive layer is dissolved while the second adhesive layer is conserved and the individual chips that are reinforced by the support film are removed from the carrier substrate.
- EC - H01L21/68T ; H01L21/78 ; H01L21/58 ; H01L23/498K
- PA - GIESECKE & DEVRIENT GMBH (DE)
- IN - TEHRANI YAHYA HAGHIRI (DE); GRASL THOMAS (DE)
- CT - DE19732644 C1 []; DE19504194 C1 []; DE19502398 A1 []; DE3901402 A1 []; US5559043 A []; US5055913 A []; US4722130 A []; EP0858050 A2 []; WO9839732 A2 []; WO9727564 A1 []
- AP - DE19991021230 19990507
- PR - DE19991021230 19990507
- DT - *

© WPI / DERWENT

- AN - 2001-301181 [32]
- TI - Handling reduced chips for insertion into chip cards involves reducing wafer on substrate by sawing, dissolving adhesive layer, removing individual chips from substrate for storage, processing
- AB - DE19921230 NOVELTY - The method involves sticking a wafer with its front onto a carrier substrate with an adhesive layer, reducing the wafer from the rear, dividing the wafer into individual chips (10) by sawing from the rear up to or into the adhesive layer or into the substrate, dissolving the adhesive layer and removing the individual chips from the substrate for depositing in a special container and/or for further processing.
- DETAILED DESCRIPTION - An INDEPENDENT CLAIM is also included for a chip card containing at least one thin chip.
- USE - For handling reduced chips for insertion into chip cards.
- ADVANTAGE - Enables individual chips to be handled and inserted into chip cards.
- DESCRIPTION OF DRAWING(S) - The drawing shows a schematic representation of a chip card with a chip module
- Chip 10
- Chip card 20
- (Dwg.5/13)
- IW - HANDLE REDUCE CHIP INSERT CHIP CARD REDUCE WAFER SUBSTRATE SAW DISSOLVE ADHESIVE LAYER REMOVE INDIVIDUAL CHIP SUBSTRATE STORAGE PROCESS
- PN - JP2002544669T T 20021224 DW200313 H01L21/301 029pp
- DE19921230 A1 20001109 DW200132 H01L21/78 011pp
- AU200045612 A 20001121 DW200132 H01L21/78 000pp
- WO0068990 A1 20001116 DW200132 H01L21/78 Ger 000pp
- EP1183726 A1 20020306 DW200224 H01L21/78 Ger 000pp
- CN1350701 A 20020522 DW200258 H01L21/78 000pp

IC - H01L21/301 ;H01L21/304 ;H01L21/52 ;H01L21/78
MC - U11-E02A3
DC - U11
PA - (GIES-N) GIESECKE & DEVRIENT GMBH
IN - GRASSL T; TEHRANI Y H; HAGHIRI-TEHRANI Y
AP - JP20000617491 20000504;WO2000EP03988 20000504; [Based on WO0068990] ;DE19991021230
19990507;AU20000045612 20000504;EP20000927133 20000504;CN20000807283 20000504
PR - DE19991021230 19990507



①9 **BUNDESREPUBLIK
DEUTSCHLAND**



**DEUTSCHES
PATENT- UND
MARKENAMT**

⑫ **Offenlegungsschrift**
⑩ **DE 199 21 230 A 1**

⑤1 Int. Cl. 7:
H 01 L 21/78

②1 Aktenzeichen: 199 21 230.9
②2 Anmeldetag: 7. 5. 1999
④3 Offenlegungstag: 9. 11. 2000

DE 199 21 230 A 1

⑦1 Anmelder:
Giesecke & Devrient GmbH, 81677 München, DE

⑦2 Erfinder:
Graßl, Thomas, 85354 Freising, DE; Tehrani, Yahya
Haghiri, 80797 München, DE

⑤6 Für die Beurteilung der Patentfähigkeit in Betracht
zu ziehende Druckschriften:

DE	197 32 644 C1
DE	195 04 194 C1
DE	195 02 398 A1
DE	39 01 402 A1
US	55 59 043
US	50 55 913
US	47 22 130
EP	08 58 050 A2
WO	98 39 732 A2
WO	97 27 564 A1

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

⑤4 Verfahren zum Handhaben von gedünnten Chips zum Einbringen in Chipkarten

⑤7 Es werden Verfahren zum Handhaben von gedünnten Chips zum Einbringen in Chipkarten beschrieben. Hierbei wird jeweils zunächst ein Wafer mit seiner Vorderseite mittels einer Kleberschicht auf einem Trägersubstrat aufgeklebt. Dann wird der Wafer von der Rückseite aus gedünnt und durch Einsägen von der Rückseite her bis zur Kleberschicht in einzelne Chips aufgeteilt. Anschließend wird die Kleberschicht aufgelöst und die einzelnen Chips werden vom Trägersubstrat mit einem Saufkopf abgehoben und in einem speziellen Ablagebehälter zur weiteren Verarbeitung abgelegt. Alternativ werden die aus dem Wafer gesägten Chips auf der Rückseite mit einem durchgehenden Trägerfilm mittels einer zweiten Kleberschicht beklebt und dann wird die erste Kleberschicht mit einem Verfahren aufgelöst, welches die zweite Kleberschicht nicht angreift. Die über den Trägerfilm zusammenhängenden Chips können so vom Trägersubstrat gemeinsam abgehoben werden und, nach dem Auflösen der zweiten Kleberschicht, einzeln vom Trägerfilm entnommen werden. Der Wafer kann alternativ auch vor dem Sägen auf der Rückseite mit einem durchgehenden Trägerfilm mittels einer zweiten Kleberschicht beklebt werden. Auch in diesem Fall wird die erste Kleberschicht unter Erhalt der zweiten Kleberschicht aufgelöst und es werden dann die einzelnen durch den Trägerfilm verstärkten Chips vom Trägersubstrat abgehoben.

DE 199 21 230 A 1

Beschreibung

Die vorliegende Erfindung betrifft ein Verfahren zum Handhaben von gedünnten Chips zum Einbringen in Chipkarten.

Gedünnte Chips werden seit einiger Zeit bereits zur Herstellung von vertikal integrierten Schaltungsstrukturen (VIC) verwendet.

In der DE 44 33 846 A1 wird hierzu beschrieben, wie bei der Herstellung eines solchen VIC zunächst ein Wafer, hier ein sogenanntes Topsubstrat, mit seiner Vorderseite, d. h. mit der aktiven bzw. funktionalen IC-Fläche, an der sich die Bauelemente befinden, mittels einer Klebeschicht auf ein sogenanntes Handlingssubstrat aufgeklebt und dann von der Rückseite her gedünnt wird. Dieses Dünnen erfolgt z. B. durch naßchemisches Ätzen oder durch mechanisches oder chemomechanisches Schleifen. Ein solches Topsubstrat wird dann mit einer Haftschrift versehen, genau justiert auf ein sogenanntes Bottomsubstrat aufgesetzt und mit diesem verbunden. Anschließend wird das Handlingssubstrat wieder entfernt.

Aus der EP 0 531 723 B ist ein ähnliches Verfahren bekannt, bei dem ein erstes Schaltungsbauelement mit seiner aktiven Fläche auf einem Träger befestigt und dann von der Rückseite her gedünnt wird. Anschließend wird ein weiteres Schaltungsbauelement auf die Rückseite des gedünnten Chips aufgesetzt und mit diesem mittels Kontaktstellen, die zuvor auf der Rückseite des gedünnten Chips erzeugt wurden, verbunden. Dann wird das aufgesetzte Schaltungsbauelement ebenfalls von der Rückseite her gedünnt, mit Kontaktstellen versehen und ein weiteres Schaltungsbauelement aufgesetzt. Dieser Schritt wird mehrfach wiederholt, bis schließlich die gewünschte Mehrelementepackung von übereinanderliegenden Bauelementen aufgebaut ist.

Alle diese Verfahren beschreiben nur die Handhabung der Chips in einem Verfahrensstadium, in der sie entweder noch nicht gedünnt oder bereits zu einer stabilen Packung aufgebaut sind. Verfahren, mit denen einzelne gedünnte Chips gehandhabt werden können, um sie in Chipkarten einzubauen, werden nicht angegeben. Insbesondere ist dies auch mit den bisher in der Chipkartenfertigung verwendeten Verfahren und Werkzeugen nicht möglich. Die Verwendung gedünnter Chips ist aber aufgrund ihrer besonderen Flexibilität gerade in den durch Biegung und Torsion häufig hochbeanspruchten Chipkarten wünschenswert.

Der Erfindung liegt daher die Aufgabe zugrunde, ein Verfahren anzugeben, mit dem gedünnte Chips auch einzeln gehandhabt und in Chipkarten eingebracht werden können.

Diese Aufgabe wird durch ein Verfahren gemäß den Ansprüchen 1, 2 oder 3 gelöst.

Ausgangspunkt ist jeweils, daß zunächst ein Wafer mit seiner Vorderseite, an der sich die Bauelemente befinden, mittels einer Kleberschicht auf einem Trägersubstrat aufgeklebt wird. Dieser Wafer wird dann von der Rückseite her gedünnt. Nach dem Dünnen wird der Wafer in einzelne Chips aufgeteilt, indem von der Rückseite aus in den Wafer hineingesägt wird. Das Hineinsägen kann bis zur oder bis in die Kleberschicht oder sogar bis in das Trägersubstrat hinein erfolgen.

Um die Chips nun von dem Trägersubstrat abzuheben und zu vereinzeln bestehen erfindungsgemäß verschiedene Möglichkeiten.

Gemäß Anspruch 1 wird die Kleberschicht aufgelöst und die einzelnen Chips mit einem Saugkopf vom Trägersubstrat abgehoben. Sie werden dann vorzugsweise in einem speziellen Ablagebehälter zur weiteren Verarbeitung abgelegt. Die Chips liegen bei dieser Methode mit ihrer Rückseite nach oben in den Spezialbehältern. Alternativ können die Chips

selbstverständlich auch sofort weiterverarbeitet, beispielsweise sofort auf eine Chipkarte oder Chipkartenfolie aufgesetzt werden.

Anspruch 2 sieht erfindungsgemäß einen weiteren Verfahrensschritt vor, bei dem nach dem Sägen die noch auf dem Trägersubstrat befindlichen einzelnen Chips auf der Rückseite mit einem durchgehenden Trägerfilm mittels einer zweiten Kleberschicht beklebt werden. Anschließend wird die erste Kleberschicht mit einer Methode aufgelöst, bei der die zweite Kleberschicht erhalten bleibt. Die Chips können dann über den Trägerfilm zusammenhängend, gemeinsam vom Trägersubstrat abgehoben werden.

Anschließend ist dann eine Entnahme der einzelnen Chips vom Trägerfilm möglich, indem die zweite Kleberschicht aufgelöst wird. Auch hier kann die Entnahme mit Hilfe eines Saugkopfes oder dergleichen erfolgen. Bei diesem Verfahren liegt dann die aktive Vorderseite des Chips oben.

Nach Anspruch 3 ist erfindungsgemäß vorgesehen, diesen Trägerfilm direkt nach dem Dünnen des Wafers aufzukleben, und dann erst den Wafer in einzelne Chips zu zersägen. Der Film verbleibt beim Einbau in die Chipkarte auf dem einzelnen Chip; der Chip wird somit durch den Trägerfilm verstärkt und ist auch mit den herkömmlichen Verfahren und Werkzeugen handhabbar. Durch die Verwendung geeigneter, z. B. zähelastischer Materialien für die Trägerfolie, kann diese bei ausreichender Stabilität des Chip-Folien-Verbands relativ dünn gehalten werden.

Selbstverständlich können auch bei den beiden letztgenannten Verfahren die Chips im Laufe der weiteren Verarbeitung in einem Ablagebehälter zwischengelagert werden.

Zum Lösen der ersten Kleberschicht bei gleichzeitigem Erhalt der zweiten Kleberschicht gibt es verschiedene Möglichkeiten, die jeweils von den Eigenschaften der verwendeten Klebersorten abhängen. Bevorzugte Methoden sind in den Unteransprüchen beschrieben.

Alternativ ist es prinzipiell auch möglich, daß gemeinsam mit der Kleberschicht zwischen Wafer und Trägersubstrat, oder auch anstelle dieser Kleberschicht, das Trägersubstrat selbst aufgelöst wird. Es versteht sich von selbst, daß hierzu bei den Verfahren gemäß Anspruch 2 oder 3 eine Methode gewählt wird, bei der die zweite Kleberschicht nicht angegriffen wird.

Die mit den erfindungsgemäßen Verfahren sicher und einfach handhabbaren dünneren Chips sind flexibler und benötigen weniger Raum als die herkömmlichen Chips. Damit sind neue Möglichkeiten eröffnet, die Chips in den Chipkarten unterzubringen.

Hier ist zunächst zu unterscheiden zwischen den Verfahren, bei denen die Chips mit ihrer Vorderseite auf eine z. B. bereits mit Leiterbahnen versehene Chipkartenfolie oder die Chipkarte aufgesetzt werden (Flip-Chip Technologie), und den Verfahren, bei denen die Chips mit ihrer Rückseite auf die Chipkartenfolie oder die Chipkarte aufgesetzt und dann an den Chip die Leiterbahnen angeschlossen werden. Welche Methode günstiger ist, hängt unter anderem davon ab, welches der vorgenannten Verfahren zur Abnahme der gedünnten Chips vom Trägersubstrat verwendet wird, d. h. in welche Richtung die Chips bereits orientiert sind.

Bei den Verfahren, bei denen die Chips von der Rückseite aus gehandhabt werden müssen, ist es vorteilhaft, wenn auf der Rückseite der Chips bzw. auf dem Trägerfilm Positionsmarken aufgebracht werden. Anhand dieser Markierungen ist eine exakte Ausrichtung des Chips auf der Chipkarte möglich. Als Positionsmarkierung bietet es sich an, die Schaltungsstruktur des Chips abzubilden.

Eine Einbaumöglichkeit besteht darin, daß der Chip auf eine Chipkartenfolie aufgebracht wird, die auf der dem Chip

gegenüberliegenden Rückseite mit Kontaktflächen versehen ist, welche wiederum mit dem Chip über Leiterbahnen durch die Folie hindurch verbundenen sind. Dieses so aufgebaute Chipmodul läßt sich dann mit den Kontaktflächen nach außen in eine Kavität einer Chipkarte einbringen, wie das auch bei den bisherigen konventionellen Aufbauten der Chipkarten der Fall ist.

Eine Alternative besteht darin, die Chips beim Zusammenlaminierten zweier Chipkartenfolien zwischen die Folien einzubringen.

Bei einem besonders bevorzugten Einbauverfahren wird der Chip jeweils einfach auf die Oberfläche einer Chipkarte aufgebracht. Vorzugsweise wird der Chip dabei mit seiner Vorderseite nach außen weisend aufgesetzt und anschließend wird die Chipkarte gemeinsam mit dem Chip mit Leiterbahnen versehen.

Die Leiterbahnen können hierbei mit einem Präge- oder Druckverfahren, vorzugsweise mit einem Siebdruckverfahren, aufgebracht werden. Aufgrund der geringen Ausmaße des gedünnten Chips trägt dieser an der Oberfläche der Chipkarte kaum auf. Es ist selbstverständlich aber auch möglich, den Chip in einer flachen Kavität in die Oberfläche der Chipkarte einzubringen. Vorteilhafterweise werden die offen an der Oberfläche befindlichen Chips mit einem Schutzlack überzogen.

Derartige Chipkarten mit einem außenliegenden gedünnten Chip sind im Gegensatz zu den konventionellen Chipkarten, bei denen ein herkömmlicher Chip in einem Chipmodul in einer speziellen Kavität untergebracht ist, mit erheblichen weniger Verfahrensschritten zu fertigen.

Bei allen Einbauverfahren ist es sowohl möglich, auf der Chipkarte außenliegende Kontaktflächen anzubringen, als auch Spulen oder ähnliche Bauteile einzudrucken, so daß eine kontaktlose Datenübermittlung von und zur Chipkarte möglich ist. Ebenso ist eine Kombinationslösung dieser beiden Schnittstellen möglich (Dual Interface).

Die erfindungsgemäßen Verfahren werden nachfolgend anhand von Ausführungsbeispielen unter Bezugnahme auf die beigefügten Zeichnungen detaillierter beschrieben. Es zeigen schematisch:

Fig. 1 einen Wafer, der an seiner aktiven Fläche mittels einer Kleberschicht mit einem Trägersubstrat verbunden ist,

Fig. 2a einen Wafer gemäß **Fig. 1** nach dem Dünnen und Aufteilen in einzelne Chips,

Fig. 2b zwei Chips des Wafers gemäß **Fig. 2a** in einem Spezialbehälter,

Fig. 3a einen gedünnten und gesägten Wafer mit Trägerfilm,

Fig. 3b einzelne über den Trägerfilm zusammenhängenden Chips,

Fig. 4a einen gemäß **Fig. 1** auf einem Trägersubstrat befestigten und gedünnten Wafer vor dem Zerteilen in einzelne Chips,

Fig. 4b einen gemäß **Fig. 4a** hergestellten Chip auf einer Chipkarte,

Fig. 5 eine Chipkarte mit einem Chipmodul,

Fig. 6 eine perspektivische Darstellung eines gedünnten Chips mit Positionsmarkierungen,

Fig. 7 9 Varianten einer Chipkarte mit an der Oberfläche aufgetragenen gedünnten Chip und nachträglicher Aufbringung der Anschlußflächen,

Fig. 10/11 Herstellung einer Chipkarte durch Zusammenlaminierten zweier Kartenfolien,

Fig. 12/13 Varianten einer Chipkarte mit an der Oberfläche auf bereits vorhandene Anschlußflächen aufgetragenen gedünnten Chip.

Bei der Durchführung des Verfahrens wird zunächst ein Wafer **1** mit seiner Vorderseite, welche die Bauelemente **2**

aufweist, auf ein Trägersubstrat **4** aufgeklebt. Als Trägersubstrat kann z. B. ein anderer Wafer, eine Metallfolie oder magnetisierbare Folie oder eine sonstige, in der Chipkartenherstellung übliche Folie wie PVC, ABS, PC oder ähnliches dienen.

Hierzu wird entweder auf dem Wafer **1** oder auf dem Trägersubstrat **4** eine Kleberschicht **3** aufgetragen und anschließend werden die beiden Teile zusammengefügt.

Der Wafer enthält in üblicher Weise mehrere nebeneinander angeordnete Schaltkreise, die jeweils einen Standard-Chipkartenchip oder auch einen Speicherchip bilden können.

Der auf dem Trägersubstrat **4** befestigte Wafer **1** wird dann von der Rückseite bis zu einer vorgegebenen Stärke, wie in **Fig. 1** durch die gestrichelte Linie **9** dargestellt, gedünnt. Das Dünnen kann mit den herkömmlichen Verfahren, beispielsweise durch Ätzen oder mechanisches Schleifen, erfolgen. Auf diese Weise ist es möglich, den Wafer **1** bzw. die daraus gefertigten Chips **10** auf eine Stärke von unter **100 µm**, vorzugsweise ca. **20 µm**, zu dünnen.

Gemäß dem in den **Fig. 2a** und **2b** dargestellten Verfahren werden dann in den Wafer **1** von der Rückseite aus bis zur Kleberschicht **3** Sägeschnitte **7** eingefügt, und somit der Wafer **1** in einzelne Chips **10** unterteilt. Es wird anschließend die Kleberschicht **3** aufgelöst bzw. angelöst, wobei die Chips **10** mit einem Saugkopf **30** vom Trägersubstrat **4** abgehoben und in Spezialbehältern **40** abgelegt werden, wo sie zur weiteren Verarbeitung zur Verfügung stehen. Der Saugkopf **30** für die Entnahme der Dünncips **10** ist relativ flach und weist an der Saugoberfläche mehrere kleine Löcher **31** auf, die über eine Leitung je nach Bedarf mit Saug- bzw. Druckluft zum Ansaugen oder Ablegen der Chips **10** beaufschlagt werden können. Die Chips **10** können den Spezialbehältern **40** in gleicher Weise entnommen und mit einem Roboter bei der Kartenfertigung plaziert werden.

Das Lösen der Kleberschicht **3** des Trägersubstrats **4** kann durch Wärmeeinwirkung erfolgen. Hierzu wird z. B. ein beheizbarer Saugkopf **30** oder eine separate Wärmestrahlungsquelle **34**, wie in **Fig. 4a**, verwendet.

Die **Fig. 3a** und **3b** zeigen ein alternatives Verfahren, bei dem letztendlich die aktive Oberfläche mit den Bauelementen **2** der Chips **10** oben liegt. Hierzu wird auf den gedünnten und gesägten Wafer **1** mittels einer zweiten Kleberschicht **6** ein Trägerfilm **5** aufgezogen. Selbstverständlich kann es sich bei diesem Trägerfilm **5** auch um eine selbstklebende Folie handeln, die bereits mit einer Kleberschicht versehen ist.

Nach Aufbringen dieses Trägerfilms **5** auf die Rückseite des Wafers **1** wird die erste Kleberschicht **3** mit einem Verfahren gelöst, welches die zweite Kleberschicht **6** nicht angreift.

Hierzu gibt es verschiedene Möglichkeiten. Bei einem ersten bevorzugten Verfahren besteht die erste Kleberschicht **3** aus einem Kleber, der unter Einwirkung von Licht eines bestimmten Längenwellenbereichs, beispielsweise UV-Licht, zersetzt wird, wobei die zweite Kleberschicht **6** bei dieser Bestrahlung gerade aushärtet. Bei einem zweiten Verfahren besteht die erste Kleberschicht **3** aus einem Kleber, der sich unter Wärmeeinwirkung zersetzt, wobei die zweite Kleberschicht **6** gerade unter der Wärmeeinwirkung aushärtet. Alternativ ist es möglich, daß die erste Kleberschicht **3** aus einem wasserlöslichen Kleber besteht, während die zweite Kleberschicht **6** nicht wasserlöslich ist, oder die zweite Kleberschicht **6** ist lösemittelresistent und die erste Kleberschicht **3** löst sich bei dem entsprechenden Lösemittel auf. Weiterhin ist es möglich, daß die erste Kleberschicht **3** aus einem Kleber besteht, der unter einem Sauerstoffplasma oder in einer bestimmten Gasumgebung, z. B. Ozon, zer-

setzt wird, wobei die zweite Kleberschicht 6 gegenüber diesen Bedingungen resistent ist.

Eine andere Möglichkeit besteht darin, ein Verfahren zu verwenden, mit der gemeinsam mit der Kleberschicht 3 oder auch anstelle der Kleberschicht 3 das Trägersubstrat 4 selbst aufgelöst wird. Das Trägersubstrat 4 kann hierzu aus Styropor oder einem anderen Material bestehen, welches sich in einem Plasma oder unter Ätzgaseinwirkung oder unter erhöhter Temperatur zersetzt. Oder es wird ein Trägersubstrat 4 aus Karton oder einem ähnlichen Material verwendet, welches wasserlöslich ist.

Nach dem Auflösen dieser ersten Kleberschicht 3 bzw. des Trägersubstrats 4, läßt sich dann der gesamte über den Trägerfilm 5 zusammenhängende Verband von Chips 10 gemeinsam abnehmen, wobei die aktive Fläche der Chips 10 nach außen weist. Die einzelnen Chips 10 können dann vom Trägerfilm 5 entnommen werden, indem die zweite Kleberschicht 6 gelöst wird.

Die Fig. 4a und 4b zeigen eine dritte Verfahrensmöglichkeit, bei der zuerst ein Trägerfilm 5 aus einem vorzugsweise zähelastischen Material, wie Polycarbonat, Polyamid, Kupfer, Aluminium, Stahl o. ä., auf die Rückseite des Wafers 1 mittels einer Kleberschicht 6 aufgeklebt wird. Danach erfolgt erst die Unterteilung des Wafers 1 in die einzelnen Chips 10 durch Einfügen der Sägeschnitte 7. Schließlich werden wieder die einzelnen Chips 10 durch Auflösen der ersten Kleberschicht 3 oder des Trägersubstrats 4 entnommen, wobei auch hierzu ein Verfahren angewendet wird, welches die Klebeverbindung zum Trägerfilm 5 nicht angreift. Die hierbei verwendeten Methoden entsprechen den obengenannten Verfahren. In Fig. 4a ist schematisch dargestellt, wie ein einzelner Chip 10 mit einem Saugkopf 30 vom Trägersubstrat 4 entnommen wird, wobei die Auflösung der Kleberschicht 3 durch einen Wärmestrahler 34 erfolgt, wobei gleichzeitig die zweite Kleberschicht 6 aushärtet. Bei diesem Verfahren verbleibt der Trägerfilm 5 auf der Rückseite des einzelnen Dünnschips 10.

Die Fig. 5 bis 10 zeigen verschiedene Varianten, wie die gedünnten Chips 10 in der bzw. auf der Chipkarte 20 untergebracht werden können.

Je nach Wahl der Herstellungsmethode nach den Fig. 2, 3 oder 4 ist es sinnvoll, die Chips 10 mit ihrer Vorderseite oder mit ihrer Rückseite auf eine Chipkarte 20 oder eine Chipkartenfolie 21 aufzusetzen. Wird der Chip 10 mit seiner Vorderseite auf die Chipkarte 20 bzw. Chipkartenfolie 21 aufgesetzt, so ist es zweckmäßig, auf die Karte 20 bzw. Folie 21 zuerst die Leiterbahnen 11 zur Kontaktierung des Chips 10 anzubringen und dann den Chip 10 darauf zu positionieren. Hierzu weist der Chip 10 auf seiner Rückseite, wie in Fig. 6 dargestellt, Positionsmarkierungen 8 auf, die beispielsweise auf den Chip 10 oder auf die Trägerfolie 5 aufgedruckt oder eingestätzt sind.

Fig. 5 beschreibt ein Einbaubeispiel, welches ähnlich den bekannten Einbauverfahren konventioneller Chipmodule ist. Hierbei wird der Chip 10 zunächst auf eine erste Chipkartenfolie 21 aufgesetzt. Auf der gegenüberliegenden Rückseite der Chipkartenfolie 21 befinden sich Kontaktflächen 23, die mit dem Chip 10 über Leiterbahnen 11 durch die Chipkartenfolie 21 hindurch mittels Leitlebner verbunden sind. Zwischen dem Chip 10 und der ersten Chipkartenfolie 21 kann sich eine Unterteilung 15 befinden. Dieses so aufgebaute Chipmodul wird in eine entsprechende Kavität 24 der Chipkarte 20 eingesetzt und ringsum mit einem geeigneten Kleber 25 verklebt.

Die Fig. 10 und 11 zeigen verschiedene Laminierverfahren, bei denen der Chip 10 zwischen zwei Chipkartenfolien 21 und 22 in der Chipkarte 20 angeordnet wird. Die Chipkartenfolien 21, 22 haben typischerweise eine Stärke von

100–300 µm. Bei dem Verfahren gemäß Fig. 10a wird der Chip 10 auf die eine Chipkartenfolie 21 aufgebracht und die Leiterbahnen 11 befinden sich auf der anderen Chipkartenfolie 22. Der Chip 10 ist hierbei mit seiner Rückseite auf die Chipkartenfolie 21 aufgebracht. Anschließend werden die beiden Chipkartenfolien passend übereinander positioniert und zusammenlaminiert, so daß der Chip 10 durch die Leiterbahnen 11 kontaktiert wird (Fig. 10b).

Bei dem Verfahren gemäß Fig. 11a werden auf die eine Chipkartenfolie 21 zunächst Leiterbahnen 11 aufgebracht. Auf diese Leiterbahnen 11 wird dann der Chip 10 mit seiner Vorderseite nach unten aufgelegt, so daß gleichzeitig die Kontaktierung erfolgt. Anschließend wird die zweite Chipkartenfolie 22 darüber laminiert (Fig. 11b).

Die Leiterbahnen führen jeweils zu einer außenliegenden Kontaktfläche oder aber zu einem Interface-Bauelement, mit dem eine kontaktlose Datenübertragung möglich ist, oder sie bilden selbst ein solches Bauelement. Um beim Laminierverfahren den Chip 10 bis zum Abdecken mit der zweiten Chipkartenfolie 22 auf der ersten Chipkartenfolie 21 zu halten, kann die Oberfläche der ersten Chipkartenfolie 21 durch ein Sauerstoff- oder Chlorplasma vorbehandelt werden, so daß der Chip 10 bis zur Abdeckung und zum Laminieren darauf gebondet haftet. Bei dem Verfahren gemäß den Fig. 11a und 11b kann die Oberfläche auch mit einer Silberleitpaste bedruckt sein, welche gleichzeitig die Leiterbahnen 11 bildet, so daß der Chip 10 bis zur Abdeckung und zum Laminieren auf der Chipkartenfolie 21 haftet und gleichzeitig elektrisch kontaktiert wird.

Selbstverständlich ist es auch möglich auf dem gedünnten Chip 10 einen Kleber aufzubringen oder als Chipkartenfolie 21 eine kleberbeschichtete Folie zu verwenden. Insbesondere bei der Herstellung der Chips 10 nach dem Verfahren, wie es in den Fig. 3a und 3b dargestellt ist, ist es möglich, den Chip 10 direkt vom Trägerfilm 5 durch Anlösen des Klebers abzuheben und mit diesem Kleber auf die Chipkartenfolie 21 aufzukleben, wo der Kleber dann wieder abbinden kann.

In den Fig. 7, 8 und 9 ist ein vollständig neues Verfahren dargestellt, bei dem der gedünnte Chip einfach an der Oberfläche einer Chipkarte aufgesetzt und anschließend mit Leiterbahnen 11 bedruckt wird. Der Chip 10 wird außerdem mit einem Schutzlack 12 überzogen. Zum Drucken der Leiterbahnen 11 wird vorzugsweise ein Siebdruckverfahren verwendet. Es ist selbstverständlich auch möglich, die Leiterbahnen 11 in Form einer Metallfolie aufzubringen.

In den Fig. 12a bis 12c sind Ausführungsformen dargestellt, bei denen zunächst die Leiterbahnen auf die Oberfläche aufgebracht und anschließend der Chip mit der Vorderseite nach unten auf die Anschlußflächen 11 gesetzt wird. In Fig. 12b ist eine zusätzliche Lack und/oder Klebschicht 13 zwischen integriertem Schaltkreis 10 und der Oberfläche der Chipkarte 20 angeordnet, während in Fig. 12c die Chip/Leiterbahnanordnung 10, 11 mit einem Heizstempel 14 in die Kartenoberfläche eingedrückt wird.

In den Fig. 8 und 9 befindet sich der Dünnschips 10 ebenfalls direkt an der Oberfläche der Chipkarte 20, hier jedoch in einer kleinen Kavität 27. Diese Kavität 27 ist entweder in die Chipkarte 20 eingepreßt, gefräst oder beim Herstellen der Chipkarte 20 gleich mit angespritzt worden (Fig. 8).

Alternativ wird die Kavität 27 durch eine entsprechende Bedruckung mit Schutzlack 26 oder durch Aufziehen einer Schutzfolie mit Fenster erzeugt (Fig. 9).

Entsprechende Anordnungen, bei denen zunächst die Kontaktflächen 11 in die Aussparungen der Oberfläche der Chipkarte 20 angeordnet werden, auf die dann der Chip 10 gesetzt wird, sind in den Fig. 13a bis 13c dargestellt.

In dem in Fig. 13c dargestellten Ausführungsbeispiel

wird der Chip unter Wärmeeinwirkung bündig in die Oberfläche der Chipkarte **20** eingepreßt.

Bei einer Ausführung gemäß **Fig. 7** (Anschlußflächen **11** noch nicht vorhanden) kann die Folie mit dem bündig mit der Oberfläche abschließenden Chip beispielsweise mit Silberpaste bedruckt, beschichtet und eventuell gleichzeitig kontaktiert werden.

Bei all diesen letztgenannten Einbaubeispielen, mit einem offen an der Oberfläche der Chipkarte befindlichen Chip, handelt es sich um einen neuen und besonders vorteilhaften Aufbau, der mit relativ wenigen Verfahrensschritten, verglichen mit den herkömmlichen Verfahren, herzustellen ist.

Patentansprüche

1. Verfahren zum Handhaben von gedünnten Chips (**10**) zum Einbringen in Chipkarten (**20**) mit folgenden Verfahrensschritten:

- Aufkleben eines Wafers (**1**) mit seiner Vorderseite auf ein Trägersubstrat (**4**) mittels einer Kleberschicht (**3**),
- Dünnen des Wafers (**1**) von der Rückseite her,
- Aufteilen des Wafers (**1**) in einzelne Chips (**10**) durch Sägen des Wafers (**1**) von der Rückseite aus bis zur oder bis in die Kleberschicht (**3**) oder bis in das Trägersubstrat (**4**) hinein,
- Auflösen der Kleberschicht (**3**),
- Abheben der einzelnen Chips (**10**) vom Trägersubstrat (**4**) mit einem Saugkopf (**30**) zur Ablage in einen speziellen Ablagebehälter (**40**) und/ oder zur weiteren Verarbeitung.

2. Verfahren zum Handhaben von gedünnten Chips (**10**) zum Einbringen in Chipkarten (**20**) mit folgenden Verfahrensschritten:

- Aufkleben eines Wafers (**1**) mit seiner Vorderseite auf ein Trägersubstrat (**4**) mittels einer Kleberschicht (**3**),
- Dünnen des Wafers (**1**) von der Rückseite her,
- Aufteilen des Wafers (**1**) in einzelne Chips (**10**) durch Sägen des Wafers (**1**) von der Rückseite aus bis zur oder bis in die Kleberschicht (**3**) oder bis in das Trägersubstrat (**4**) hinein,
- Bekleben der aus dem Wafer (**1**) gesägten Chips (**10**) auf ihrer Rückseite mit einem durchgehenden Trägerfilm (**5**) mittels einer zweiten Kleberschicht (**6**),
- Auflösen der ersten Kleberschicht (**3**) mit einem Verfahren, welches die zweite Kleberschicht (**6**) nicht angreift,
- Abheben der über den Trägerfilm (**5**) zusammenhängenden Chips (**10**) vom Trägersubstrat (**4**) gemeinsam mit dem Trägerfilm (**5**),
- Auflösen der zweiten Kleberschicht (**6**) und Abheben der einzelnen Chips (**10**) vom Trägerfilm (**5**).

3. Verfahren zum Handhaben von gedünnten Chips (**10**) zum Einbringen in Chipkarten (**20**) mit folgenden Verfahrensschritten:

- Aufkleben eines Wafers (**1**) mit seiner Vorderseite auf ein Trägersubstrat (**4**) mittels einer Kleberschicht (**3**),
- Dünnen des Wafers (**1**) von der Rückseite her,
- Bekleben des Wafers (**1**) auf der Rückseite mit einem durchgehenden Trägerfilm (**5**) mittels einer zweiten Kleberschicht (**6**),
- Aufteilen des Wafers (**1**) in einzelne Chips (**10**) durch Sägen des Wafers (**1**) mit dem aufgeklebten Trägerfilm (**5**) von der Rückseite des Wafers (**1**)

her bis zur oder bis in die erste Kleberschicht (**3**) oder bis in das Trägersubstrat (**4**) hinein,

- Auflösen der ersten Kleberschicht (**3**) mit einem Verfahren, welches die zweite Kleberschicht (**6**) nicht angreift.

- Abheben der einzelnen Chips (**10**) vom Trägersubstrat (**4**) gemeinsam mit dem Trägerfilm (**5**).

4. Verfahren nach einem der Ansprüche 2 oder 3, dadurch gekennzeichnet, daß die erste Kleberschicht (**3**) aus einem Kleber besteht, der unter Einwirkung von Licht eines bestimmten Wellenlängenbereichs zersetzt wird, und die zweite Kleberschicht (**6**) aus einem Kleber besteht, der unter Einwirkung dieses Lichts aushärtet.

5. Verfahren nach einem der Ansprüche 2 oder 3, dadurch gekennzeichnet, daß die erste Kleberschicht (**3**) aus einem Kleber besteht, der unter Wärmeeinwirkung zersetzt wird, und die zweite Kleberschicht (**6**) aus einem Kleber besteht, der unter Wärmeeinwirkung aushärtet.

6. Verfahren nach einem der Ansprüche 2 oder 3, dadurch gekennzeichnet, daß die erste Kleberschicht (**3**) aus einem wasserlöslichen Kleber besteht und/ oder die zweite Kleberschicht (**6**) aus einem Kleber besteht, der lösemittelresistent ist.

7. Verfahren nach einem der Ansprüche 2 oder 3, dadurch gekennzeichnet, daß die erste Kleberschicht (**3**) aus einem Kleber besteht, der unter einem Sauerstoffplasma oder in einer bestimmten Gasumgebung zersetzt wird, und die zweite Kleberschicht (**6**) aus einem Kleber besteht, der gegenüber diesen Bedingungen resistent ist.

8. Verfahren nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, daß gemeinsam mit der Kleberschicht (**3**) zwischen dem Wafer (**1**) und dem Trägersubstrat (**4**) und/oder anstelle dieser Kleberschicht (**3**) das Trägersubstrat (**4**) aufgelöst wird.

9. Verfahren nach Anspruch 8, dadurch gekennzeichnet, daß das Trägersubstrat (**4**) aus einem Material besteht, welches sich in einem Plasma und/oder unter Gaseinwirkung und/oder unter erhöhter Temperatur zersetzt und/oder wasserlöslich ist.

10. Verfahren nach einem der Ansprüche 1 bis 9, dadurch gekennzeichnet, daß auf der Rückseite der Chips (**10**) und/ oder des Trägerfilms (**5**) Positionsmarken (**8**) aufgebracht werden.

11. Verfahren nach einem der Ansprüche 1 bis 10, dadurch gekennzeichnet, daß die Chips (**10**) jeweils mit ihrer Vorderseite auf eine mit Leiterbahnen (**11**) versehene erste Chipkartenfolie (**21**) aufgebracht werden.

12. Verfahren nach einem der Ansprüche 1 bis 10, dadurch gekennzeichnet, daß die Chips (**10**) jeweils mit ihrer Rückseite auf eine erste Chipkartenfolie (**21**) aufgebracht und mit Leiterbahnen (**11**) kontaktiert werden.

13. Verfahren nach Anspruch 11 oder 12, dadurch gekennzeichnet, daß die erste Chipkartenfolie (**21**) auf der dem Chip (**10**) gegenüberliegenden Oberfläche mit Kontaktflächen (**23**) versehen ist, die mit dem Chip (**10**) über die Leiterbahnen (**11**) verbundenen sind, und dieses so aufgebaute Chipmodul mit den Kontaktflächen (**23**) nach außen in eine Kavität (**24**) einer Chipkarte (**20**) eingebracht wird.

14. Verfahren nach Anspruch 11 oder 12, dadurch gekennzeichnet, daß die erste Chipkartenfolie (**21**) mit dem Chip (**10**) mit einer zweiten Chipkartenfolie (**22**) bedeckt wird und die beiden Chipkartenfolien (**21**, **22**) zusammenlaminiert werden.

15. Verfahren nach Anspruch 14, dadurch gekenn-

zeichnet, daß die erste Chipkartenfolie (21) vorbehandelt wird, so daß der Chip (10) bis zum Abdecken mit der zweiten Chipkartenfolie (22) auf der ersten Chipkartenfolien (21) haftet.

16. Verfahren nach Anspruch 15; dadurch gekennzeichnet, daß die erste Chipkartenfolie (21) mit einer haftenden Leitpaste bedruckt wird, so daß der Chip (10) bis zum Abdecken mit der zweiten Chipkartenfolie (22) auf der ersten Chipkartenfolien (21) haftet und gleichzeitig elektrisch kontaktiert ist.

17. Verfahren nach einem der Ansprüche 1 bis 10, dadurch gekennzeichnet, daß die Chips (10) jeweils mit ihrer Rückseite auf eine erste Chipkartenfolie (21) aufgebracht werden und die erste Chipkartenfolie (21) mit dem Chip (10) mit einer zweiten Chipkartenfolie (22) bedeckt wird, welche an den entsprechenden Positionen mit Leiterbahnen (11) versehen ist, und die beiden Chipkartenfolien (21, 22) zusammenlaminiert werden.

18. Verfahren zum Einbringen eines gedünnten Chips (10) in eine Chipkarte (20), insbesondere nach einem der Ansprüche 1 bis 10, dadurch gekennzeichnet, daß der Chip (10) außenliegend auf eine Oberfläche der Chipkarte (20) aufgebracht wird.

19. Verfahren nach Anspruch 18, dadurch gekennzeichnet, daß der Chip (10) mit seiner Vorderseite nach außenweisend auf die Oberfläche der Chipkarte (20) aufgebracht und mit Leiterbahnen (11) versehen wird.

20. Verfahren nach Anspruch 18 oder 19, dadurch gekennzeichnet, daß der Chip (10) in eine Kavität (27) in der Oberfläche der Chipkarte (20) eingebracht wird.

21. Verfahren nach einem der Ansprüche 18 bis 20, dadurch gekennzeichnet, daß der Chip (10) unter Wärmeeinwirkung bündig in die Oberfläche der Chipkarte (20) eingepreßt wird.

22. Verfahren nach einem der Ansprüche 18 bis 21, dadurch gekennzeichnet, daß der an der Oberfläche der Chipkarte (20) befindliche Chip (10) mit einem Schutzlack (12) überzogen wird.

23. Verfahren nach einem der Ansprüche 11 bis 22, dadurch gekennzeichnet, daß die Leiterbahnen (11) mittels eines Druck- oder Prägeverfahrens aufgebracht werden.

24. Verfahren nach Anspruch 2 und einem der Ansprüche 12 bis 23, dadurch gekennzeichnet, daß der Chip (10) vom Trägerfilm (5) abgehoben und auf die Chipkartenfolie (21) oder die Oberfläche der Chipkarte (20) aufgesetzt wird.

25. Verfahren nach Anspruch 24, dadurch gekennzeichnet, daß der Chip (10) mittels des Klebers der aufgelösten zweiten Kleberschicht (6) auf die Kartenfolie (20) aufgeklebt wird.

26. Verfahren nach Anspruch 25, dadurch gekennzeichnet, daß der Chip (10) mit einem Saugkopf (30) von der Trägerfolie (5) abgehoben und auf die Kartenfolie (20) aufgebracht wird, wobei die zweite Kleberschicht (6) unter Wärmeeinwirkung gelöst wird.

27. Chipkarte (20) mit mindestens einem gedünnten Chip (10), welcher auf einer Oberfläche der Chipkarte (20) angeordnet ist.

28. Chipkarte nach Anspruch 27, dadurch gekennzeichnet, daß der Chip (10) mit seiner Vorderseite nach außen auf der Chipkarte (20) angeordnet ist, und außenseitig auf der Chipkarte (20) und dem Chip (10) Leiterbahnen (11) aufgebracht sind.

29. Chipkarte nach Anspruch 27 oder 28, dadurch gekennzeichnet, daß die Leiterbahnen (11) aufgedruckt sind.

30. Chipkarte nach einem der Ansprüche 27 bis 29,

dadurch gekennzeichnet, daß der Chip (10) in einer Kavität (27) in der Oberfläche der Chipkarte (20) angeordnet ist.

31. Chipkarte nach einem der Ansprüche 27 bis 30, dadurch gekennzeichnet, daß der Chip (10) bündig in die Oberfläche der Chipkarte (20) eingepreßt ist.

32. Chipkarte nach einem der Ansprüche 27 bis 31, dadurch gekennzeichnet, daß der Chip (10) mit einem Schutzlack (12) überzogen ist.

Hierzu 5 Seite(n) Zeichnungen

- Leerseite -

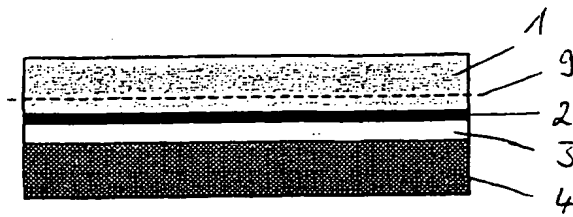


Fig. 1

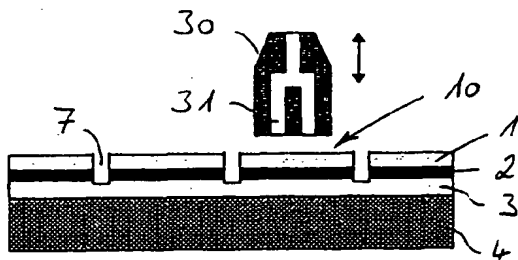


Fig. 2a

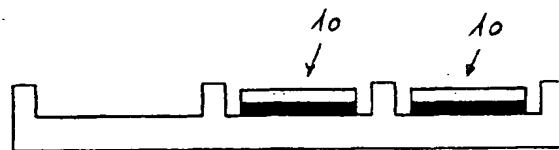


Fig. 2b

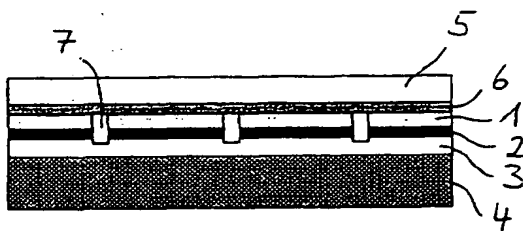


Fig. 3a

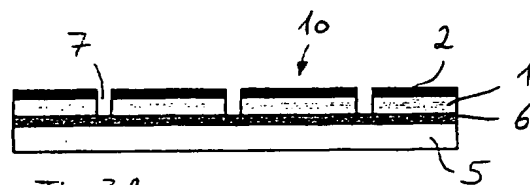


Fig. 3b

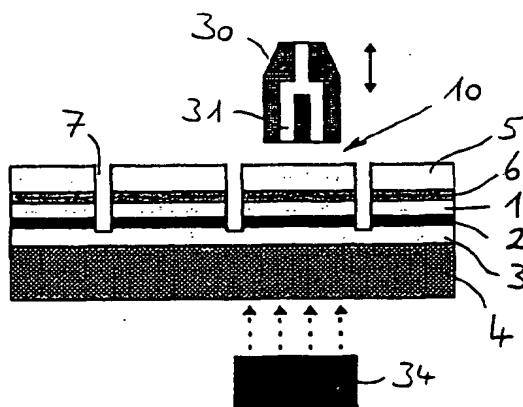


Fig. 4a

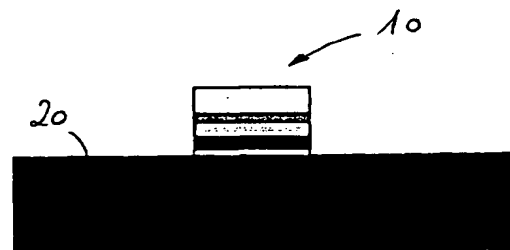


Fig. 4b

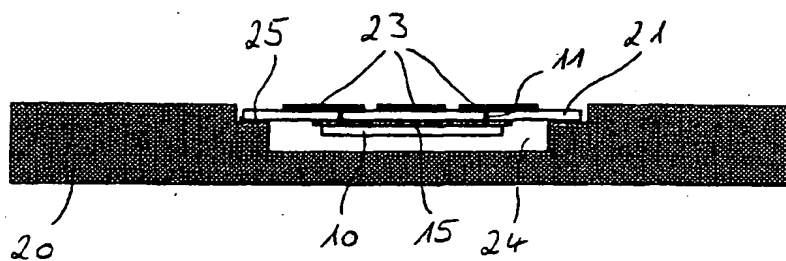


Fig. 5

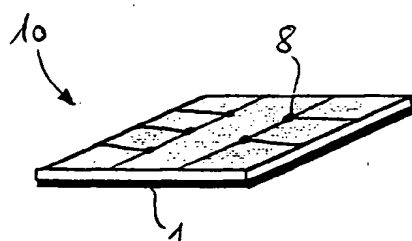


Fig. 6

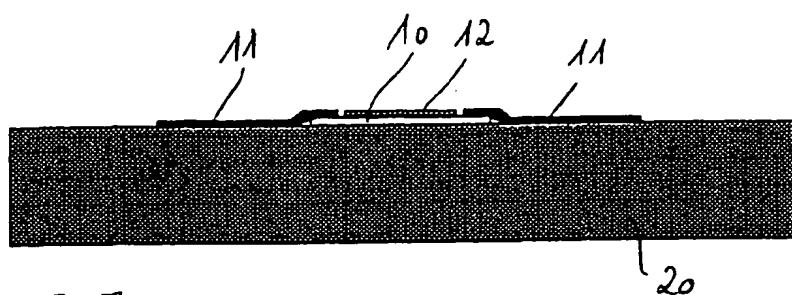


Fig. 7

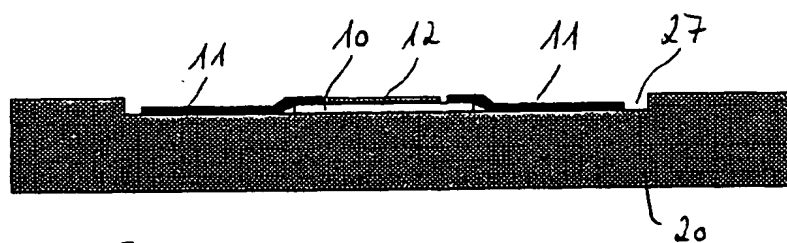


Fig. 8

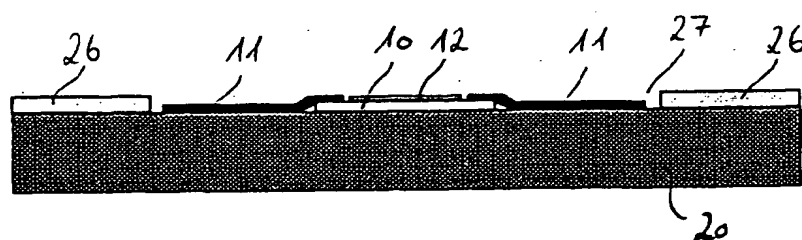
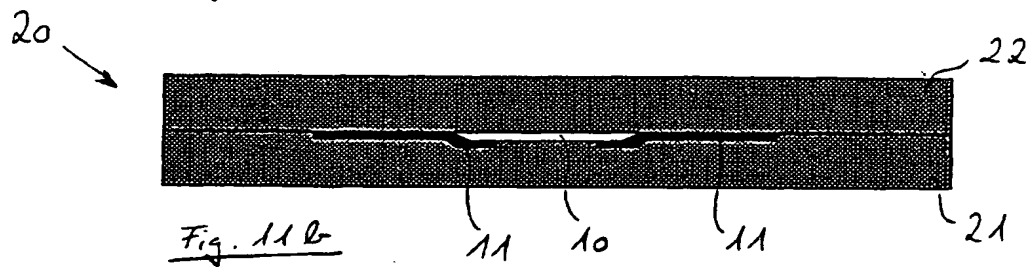
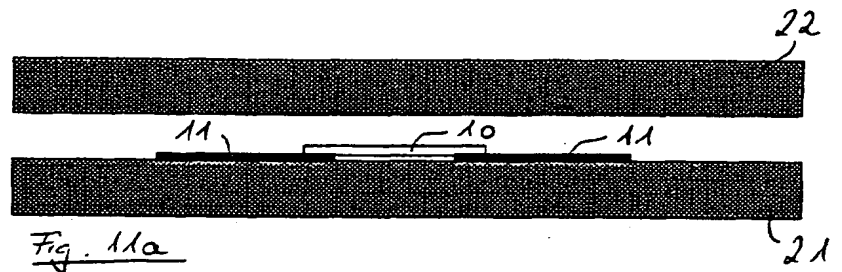
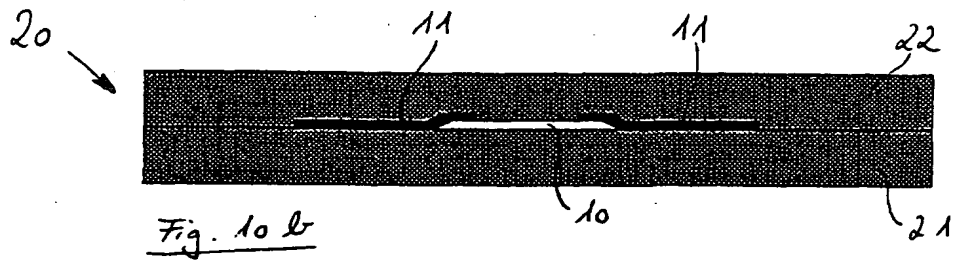
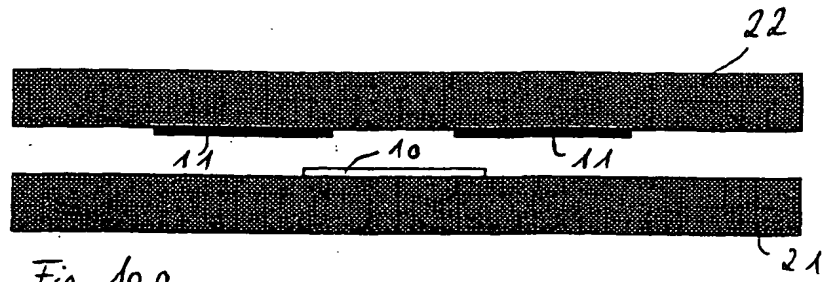


Fig. 9



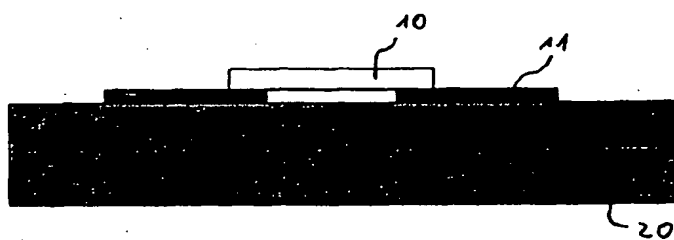


Fig. 12a

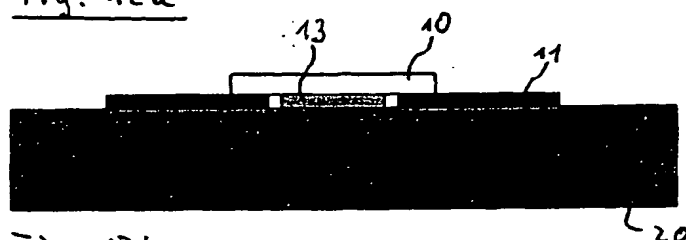


Fig. 12b

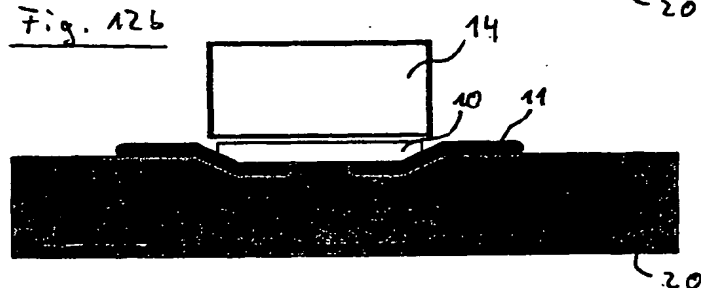


Fig. 12c

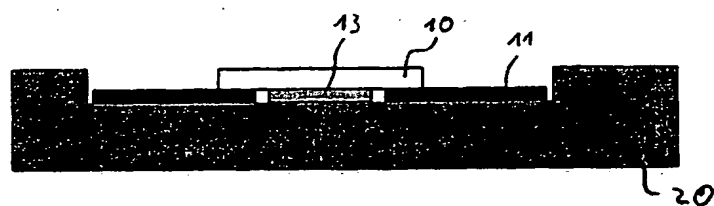


Fig. 13a

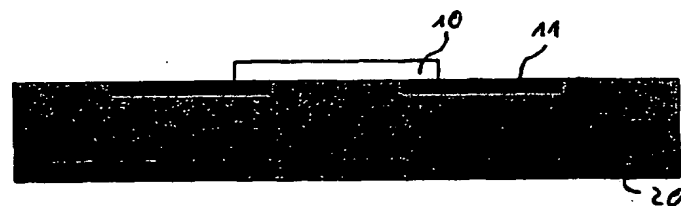


Fig. 13b

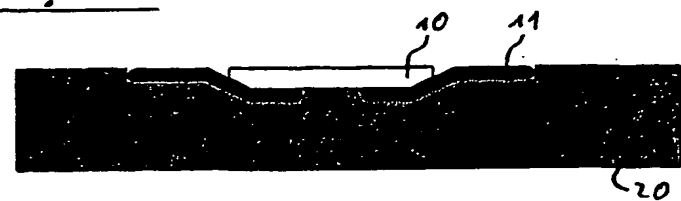


Fig. 13c